

MMIC テクノロジ：集積パッシブデバイス (IPD)

2022 年 9 月 19 日 | アッテネータ、方向性結合器、エンジニアリングリソース、イコライザ、フィルタ、固定アッテネータ / 終端器、パワースプリッタ / コンバイナ、RF トランス

Adha Setty, Technical Advisor

はじめに

モノリシックマイクロ波集積回路(MMIC)のなかで、トランジスタなどのアクティブ素子を持たず、抵抗、キャパシタ、インダクタなどのパッシブ素子で構成されるものを集積パッシブ素子(IPD)と呼んでいます。これらは DC 電源が不要であり、周波数ミキサーや周波数逡倍器のように周波数変換を行いません。

IPD の主な働きは何かと簡単に言えば、アクティブ素子ではできない重要な機能を実現することです。すなわち、フィルタリング、イコライゼーション、平衡-不平衡変換（またはその逆）など、後述するように他にも様々なものがあります。

IPD は、コンピュータや携帯電話などの量産品向けに開発され、日々進化する MMIC テクノロジのすべての利点を、従来は薄膜などの大型で高価なテクノロジーを用いて製造していたパッシブデバイスにもたらしました。要するに IPD は次のとおりです。

- **小型** - 低周波での集中定数部品の使用と、金属層の多層化やオンチップ配線などの高周波での優れたレイアウト技術により、デバイスサイズが非常に小さくなります。
- **再現性** - オンチップ部品は、MMIC 製造の驚くべき進歩により高精度に製造されます。
- **高信頼性** - 研究開発への注力と技術革新により、低不良または不良のない MMIC 製造プロセスを実現しました。MMIC の製造ファウンドリは、信頼性調査と製造能力に基づいて設計ルールを設定し、高い歩留まりを実現しています。Mini-Circuits の設計者は、MMIC ファウンドリから提供された設計ルールに従って、製造上の不良を解消しています。
- **低コスト** - MMIC の製造は、クリーンルーム内で自動化された装置を使用して行われます。工場は短時間で大量のウェハーを高い歩留まりで製造できます。

Mini-Circuits の設計者は、集中定数部品を利用し優れたレイアウトによりダイサイズを最小限に抑え、ウェハーあたりのダイ数を増やし、そこでコストを削減します。パッケージングとテストは、ロボットと自動システムで行われ、高い生産能力と全体的な生産コストの削減を実現します。

- **パッケージまたはダイで提供可能** – ダイは、チップとワイヤアセンブリを利用するハイブリッド回路メーカーが使用します。市場に出回っているダイの種類は限られていますが、Mini-Circuits は、IPD 設計を含む MMIC の大部分を、ウェハー状態または必要であればシングルダイ[7]として、また一次試作および製造用の在庫品として提供しています。
パッケージ化されたダイは、自動チップマウンタでの実装が可能です。

Mini-Circuits のポートフォリオに IPD 技術を使用したパッシブ部品は、次のものがあります。

- [固定アッテネータ](#)
- [パワースプリッタ / コンバイナ](#)
- [方向性結合器](#)
- [無反射フィルタ](#)
- [バイアスティ](#)
- [イコライザ](#)
- [トランスとバラン](#)

この記事は、IPD テクノロジーの基本について説明し、例として Mini-Circuits のコンポーネントを使用した性能の概要を説明します。さらに Mini-Circuits のすべての IPD 製品の信頼性テストプロセスについても説明します。

Mini-Circuits の MMIC IPD の歴史

Mini-Circuits は長年にわたり、主に巻線フェライト素子とマイクロストリップラインを用いたパッシブ部品を設計・製造してきました。継続的なコストダウンと小型化の要求により、最終的に会社は MMIC IPD などの代替技術を模索するようになりました。パッシブ部品の設計に、IPD 技術の導入が成功し数十年、Mini-Circuits は現在、業界で最も幅広い選択肢の中から最新の MMIC パッシブ部品を既製品として提供しています。

半導体基板

IPD は、低損失な半導体基板上にパッシブ素子を形成する技術です。このシリーズの以前の記事[1]では、抵抗率が絶縁体に近い真性半導体(不純物を意図的に添加していない半導体)について説明しました。

例えば、長さ 3mm、断面積 $50\mu\text{m}\times 100\mu\text{m}$ のシリコン結晶の両端に $1\mu\text{A}$ の電流を流すために必要な電圧は、1.38kV とかなり高くなります。シリコンが持つ自由電子は、室温で $1.5 \times 10^{10}/\text{cm}^3$ ですが、金属が持つ自由電子は $10^{28}/\text{cm}^3$ とシリコン内の自由電子は金属に比べ何桁も少ないため、金属よりはるかに高い電気抵抗を示します。通常絶縁抵抗は DC で測定されますが、多くの絶縁体は高周波での損失が大きくなるため、マイクロ波やミリ波周波数の基板としては適しません。しかし、高抵抗シリコンなどの半導体は、DC では高い絶縁抵抗を示し、マイクロ波周波数では低損失です。

半導体の低損失基板としての可能性は、ニュージャージー州プリンストンにある RCA 研究所の科学者が、1981 年にシリコン、GaAs、セラミックの各基板上の 50Ω ラインの 50GHz までの特性を発表したときに認識されました[2]。表 1 は調査結果の概要です。

基板	基板厚 (mils)	損失 (dB/cm) at 50 GHz
高抵抗シリコン (HRS)	10	~0.4
GaAs	10	~0.25
セラミック	25	~0.1

表 1: 各基板の 50Ω マイクロストリップラインの損失 [2].

セラミックと比較して高抵抗率シリコンと GaAs は、損失の増加がわずかであり、50GHz までの使用の可能性を示しています。これらの材料がミリ波周波数の基板として使用できることがわかったので、設計者の課題はこれらの基板の利点を生かしダイサイズを最小化することです。

これは、低周波では集中定数、高周波では分布定数型の素子の使用により実現します。集中定数回路理論について見ていきましょう。

集中定数

集中定数については世界中で広く研究が行われており、Inder Bahl 博士[3]の著書「RF およびマイクロ波回路のための集中定数」に要約されています。集中定数素子の MMIC への応用に関する研究は、早くも 1965 年にニュージャージー州の RCA が、大きさを 10 分の 1 への縮小達成を発表した時から始まりました。[4]。

簡単に言えば、半導体基板上のすべての素子は、RF およびマイクロ波周波数では RF 伝送路として扱います。(図 1)。

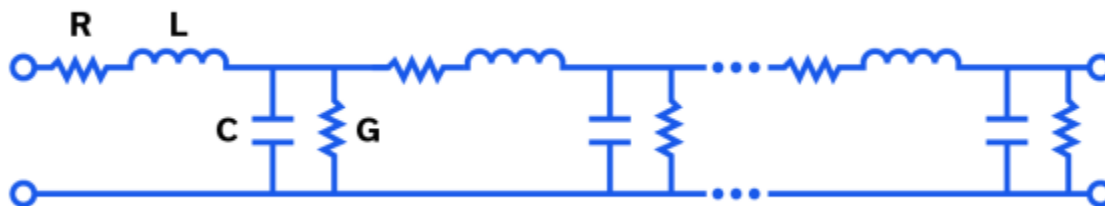


図 1: 集中定数での伝送線路。

直列抵抗(R)、直列インダクタンス(L)、シャントコンダクタンス(G)、シャントキャパシタンス(C)は、いずれも線路の単位長あたりで定義されています。つまり、設計者が抵抗(R)を実現しようとするれば、不要なインダクタンス(L)、シャントキャパシタンス(C)、シャントコンダクタンス(G)が伴います。他の素子を実現する場合も同様であり、例えば直列インダクタ(L)を実現しようとする、その他の不要な素子(R、C、G)が伴います。設計者は、これらの不要な効果の影響を考慮する必要があります。そこで、2.5D(例: Keysight Momentum)や3D(Ansys HFSS)などの設計ソフトウェアが不可欠となり、設計プロセスはかなり複雑なものになります。

MMIC では、面積が重要な資産であり、集中定数素子と分布定数素子はチップサイズを最小化するために慎重に選択することが重要です。10GHz 以下の周波数では集中定数素子が主に使われ、面積を大幅に節約することができます。分布定数素子の面積は周波数依存するため低周波では大きすぎて使用できませんが、高周波では必需品となります。

MMIC の設計で基本的な集中定数素子がどのように実装されるかをさらに確認しましょう。

抵抗

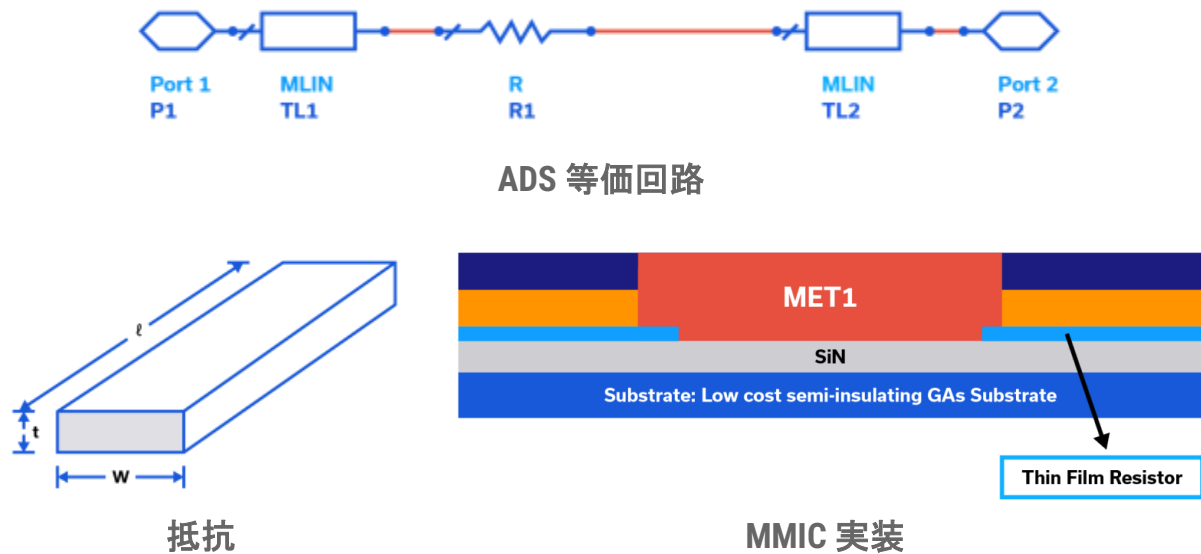


図2: 集中定数抵抗, 等価回路とそのMMIC 実装.

抵抗器の実装は、半導体基板上に TiN(窒化チタン)、TaN(窒化タンタル)、NiCr(ニクロム) など、損失の大きい薄膜材料を蒸着して実現します。なお、シャントキャパシタンスや直列インダクタンスなどの不要な成分を最小限に抑えるため、抵抗器の面積は小さく保つ必要があります。

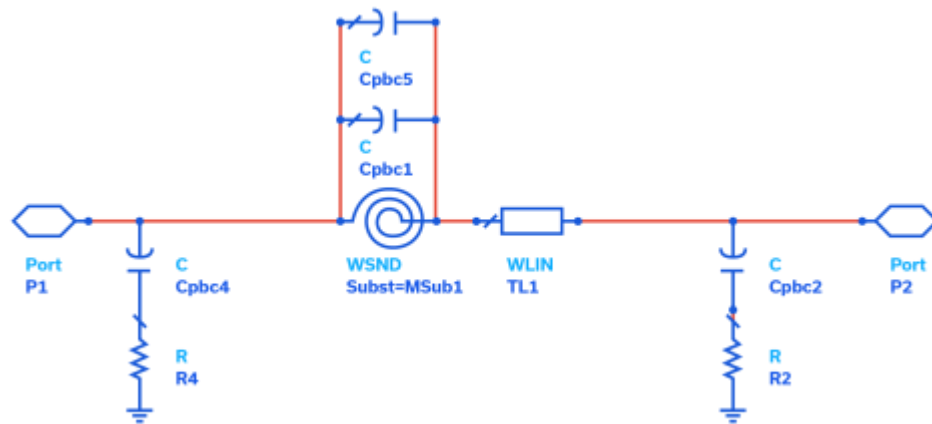
シート抵抗器の抵抗値は次式で与えられます。

$$R_m = R_s(l/w)$$

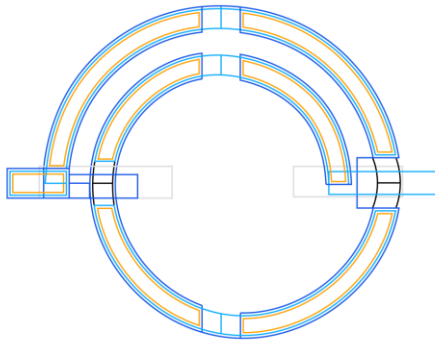
ここで R_s とは単位シート抵抗値で、オーム/面積 $= \rho/t$

- ρ = 比抵抗
- t = 厚さ
- l = 長さ
- w = 幅

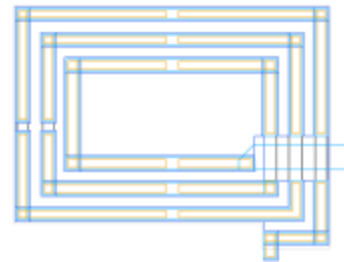
インダクタ



ADS 等価回路



Spiral Inductor

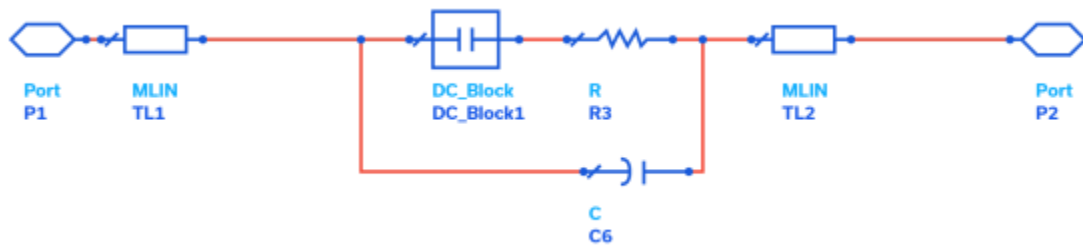


MMIC Rectangular Inductor

図3: インダクタのレイアウトと等価回路.

インダクタは、図3に示すように伝送路の長さを円形または矩形の螺旋状に配線し実装することにより面積を最小にします。マイクロ波やミリ波の周波数では、巻線間容量が性能に影響します。設計の出発点として、閉形式方程式が文献[3,4]に提示されています。

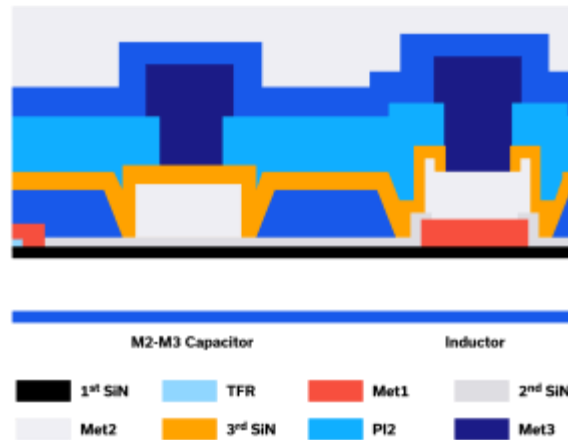
MIM (Metal Insulator Metal) キャパシタ



ADS 等価回路



キャパシタ



MMIC 実装

図4: MIM キャパシタ, 等価回路MMIC の実装.

キャパシタは、2 枚の金属板で誘電体を挟んだ構造です。このような構造を MIM (Metal-Insulator-Metal)と呼びます。2 枚の金属板の間は、窒化ケイ素などの誘電体で絶縁します。誘電体は動作周波数で損失の少ないものを選定します。金属板は通常、損失を最小限に抑えるために、十分な厚さの金または銅を使用します。

ビア

通常 MMIC の背面は金属面であり、半導体表面に形成されるすべてのパッシブ素子のグランドプレーンとして機能します。パッシブ素子からこのグランドへの接続は、すべて金属ビアホールを経由して配線します。

ビアは、金属層間の接続にも使われます。高度な IPD プロセスでは、金属層が 3 層あり、一定の利点があります。追加した金属層を経由して素子を接続することで、より小さなフットプリントで、より多くの素子を配置することが簡単にできます。また電流容量を増やしたり、線路損失を最小限に抑えるために、メタル層同士をビアで相互接続することもあります。

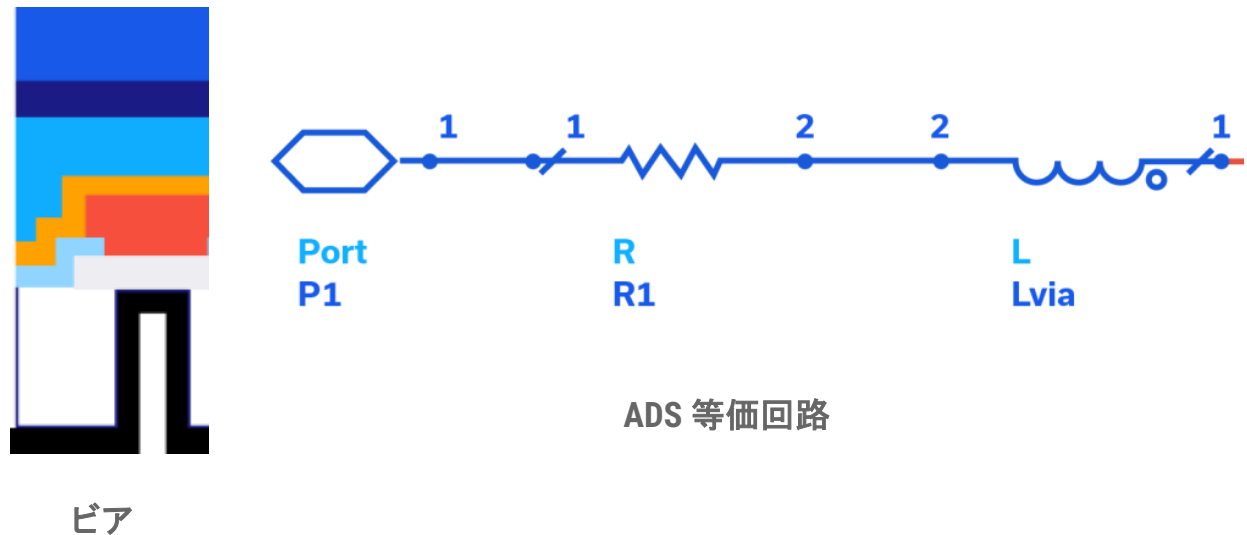


図5: ビアホールと等価回路

集積パッシブデバイスプロセス技術

MMIC の製造工程は、一般的に一連の工程で構成されています。パッシブ素子を HBT や pHEMT などのアクティブ素子と同じ工程で製造すると、部品は小型になりますが、パッシブ素子には不要な工程が多いため、余計なコストがかかり、非常に高価なものになります。

さらにこれらのプロセスは、パッシブ部品の電氣的性能に対しては最適化されていません。そこでファウンドリは、MMIC パッシブ部品の需要増に対応するため、パッシブ部品専用の MMIC プロセスを開発し、アクティブ素子回路用の不要な層や、不要な工程を省いたウェハーを使用し、低コストで最適な性能を実現しました。

一部のファウンドリはさらに進み、より厚い複数の金属層を使用することで高い性能を実現しています。

- 線路損失を低減し、電力容量の向上
- 接続損失を低減し、インダクタの品質係数(Q)を改善
- 素子間の最適な接続、配線を実現

図 6 は、pHEMT(図 6a)と IPD(図 6b)の断面図を比較したものです。IPD のウェハー層は、pHEMT のウェハー層に比べて大幅に少ないことに注目してください。

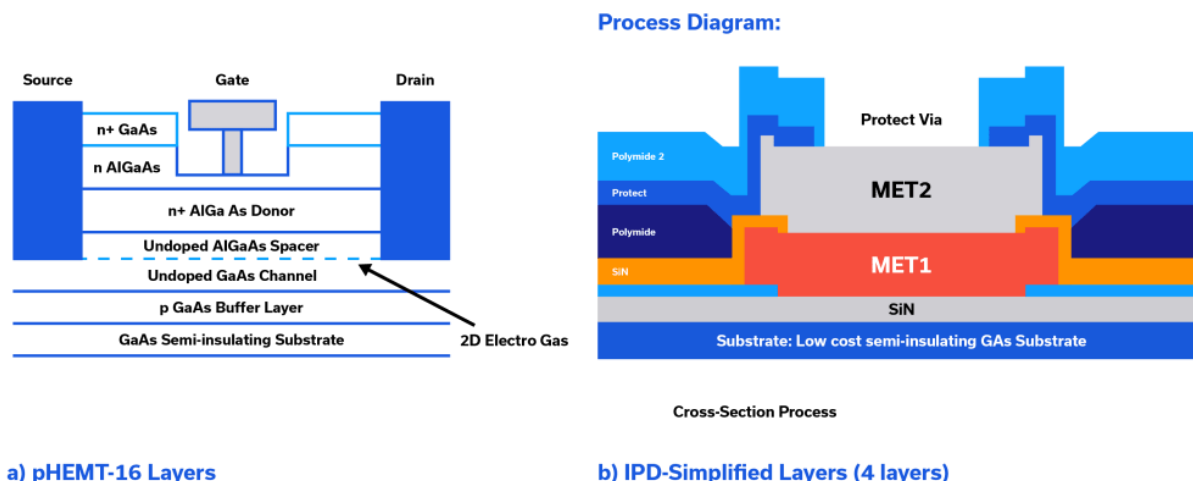


図 6: 代表的な pHEMT と IPD のウェハー断面. (Not to scale).

Mini-Circuits は、このすべての利点を活用して、低コストで高性能な一連の MMIC パッシブ素子をお客様に提供しています。以下は、Mini-Circuits の IPD 製品の一部を簡単にまとめたものです。

固定アッテネータ

固定アッテネータは、Mini-Circuits のパッシブ部品の中で最も単純なものの 1 つですが、ミリ波周波数まで広帯域でフラットな減衰量 vs 周波数応答を実現することは非常に困難です。最も簡単な形式の固定アッテネータは、Tee 型、Pi 型、またはブリッジ Tee ネットワーク[3]であり、それぞれを図 7 に示します。

より高い周波数では、基板やパッケージの寄生要素(パッケージ材料、ボンディングワイヤなど)による不要な影響で複雑さが増します。2.5D または 3D シミュレータを使うことで、パッケージの材料、形状、熱特性、およびその他の要因を考慮しながら、設計と性能の最適化を行うことができます。図 8 は、DC から 50GHz まで動作するように設計されたプラスチックパッケージとダイのアッテネータを示します。サイズが小さいことに注目してください。これらのアッテネータは、送信や受信回路内で使用され、アクティブ素子とパッシブ素子の間でリターンロスを改善したり[5、6]、ゲインを設定したりします。

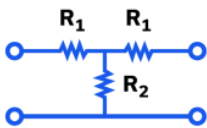
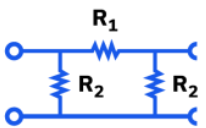
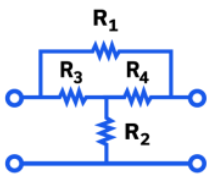
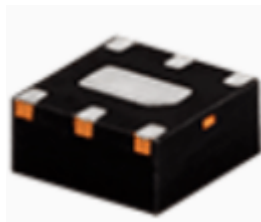
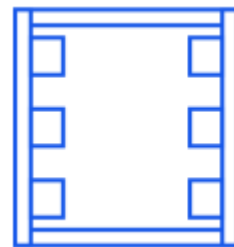
	Tee	Pi	Bridged-Tee
Configuration			
Matching conditions	$Z_0^2 = R_1^2 + 2R_1R_2$	$Z_0^2 = \frac{R_2^2}{1 + 2R_2/R_1}$	$R_3 = R_4 = Z_0$ $Z_0^2 = R_1R_2$
Attenuation at matching	$A = \frac{V_0}{V_1} = \frac{R_2}{R_1 + R_2 + Z_0}$	$A = \frac{V_0}{V_1} = \frac{R_2 Z_0}{R_1 R_2 + Z_0 (R_1 + R_2)}$	$A = \frac{R_2}{Z_0 + R_2}$ $A = \frac{Z_0}{Z_0 + R_1}$

図7: 集中定数アッテネータ構成.



QAT-シリーズ プラスチック QFN:
2 x 2 x 1mm



QAT-シリーズ Die Layout:
0.75 x 0.7 x 0.1mm

図8: プラスチック QFN 及びベアダイ型 MMIC アッテネータ

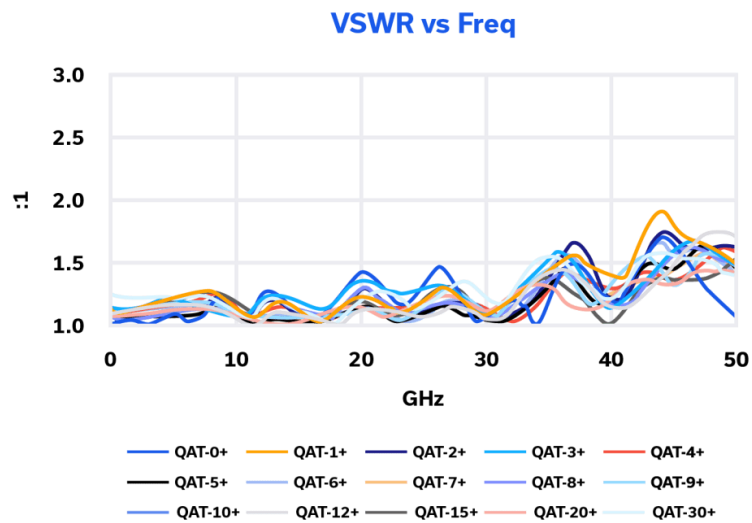
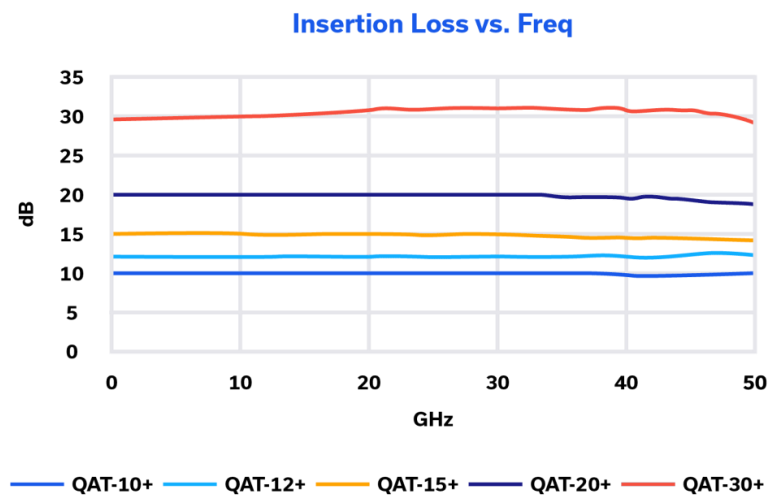
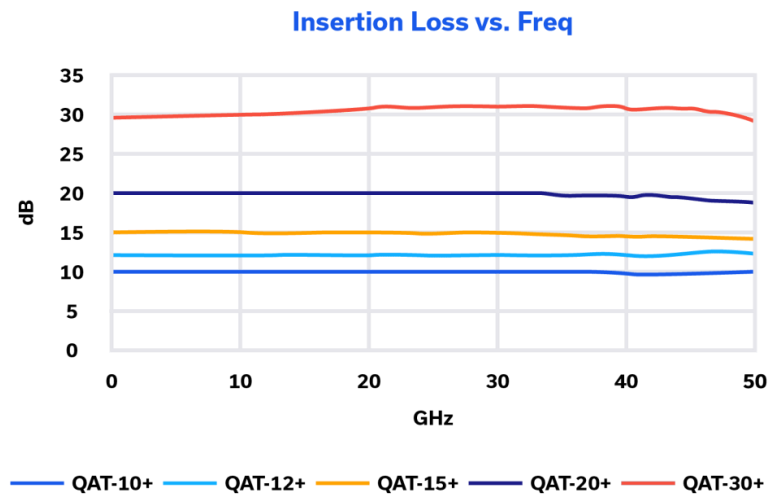


図 9: QAT シリーズアッテネータの減衰量とVSWR.

図 9 は、50GHz で動作する QAT シリーズアッテネータの、減衰量と VSWR 性能を示しています。これらはプラスチックパッケージの部品で 2x2mm フットプリントが貴重な面積を節約し、優れた特性を提供します。[QAT-シリーズ](#) アッテネータは標準在庫品で、減衰量は 0~30dB です。

固定ゲイン・スロープ・イコライザ

アンプなどの広帯域アクティブ素子は周波数の増加に伴い、ゲインがロールアウトします。

このようなアンプをいくつかカスケード接続すると、その応答特性は複数のアンプの周波数特性が加算され、強調されます。

広帯域トランシーバのように、フラットな周波数特性が必要なシステムでは、イコライザが役に立ちます。理想的な[スロープイコライザ](#)は、周波数が高くなるにつれて挿入損失が減少します。イコライザを、ゲインカーブが負のアクティブ素子と組み合わせて使用すると、総合周波数特性がフラットになります。

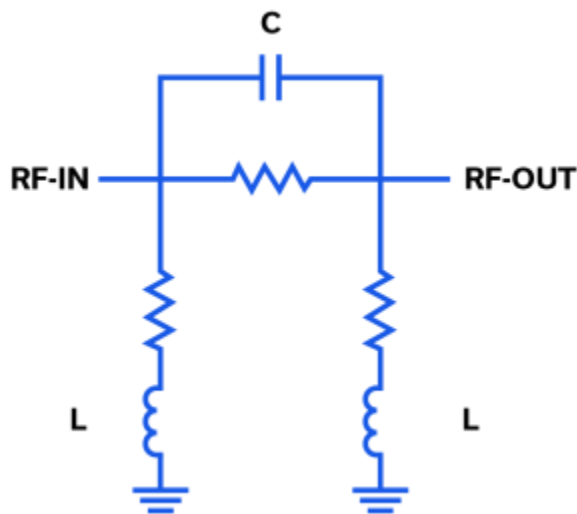


図 10: 集中定数素子イコライザ—回路例.

図 10 は、簡単な集中定数イコライザ回路を示しています。キャパシタ C とインダクタ L を除くと、単なる π 型アッテネータです。直列キャパシタ C とインダクタ L は、周波数の増加に伴い減衰量を減らす効果があります。イコライザ—の DC での挿入損失と、高周波での必要な減衰量(または減衰カーブ)は、素子の値を変更することで実現できます。

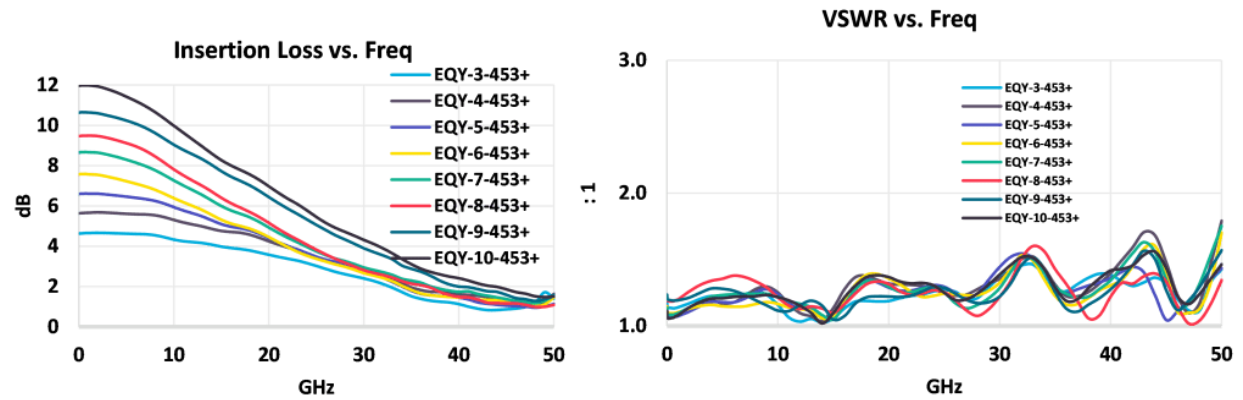


図 11: 45GHz イコライザの減衰量と VSWR.

Mini-Circuits は、DC から 6、20、28、および 45GHz まで、さまざまな固定スロープ値で動作する広帯域 MMIC イコライザの設計に成功しました。図 11 は、スロープ値が 3～10dB の範囲の DC から 45GHz のイコライザの性能を示しています。

無反射フィルタ

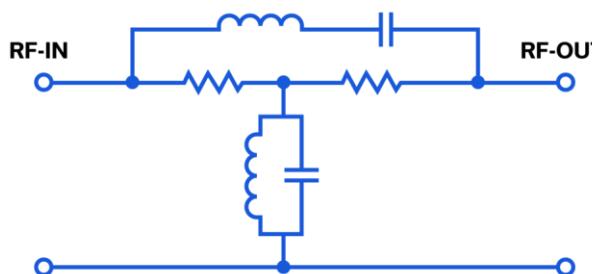
レシーバチェーンでは、入力信号は LNA(ローノイズアンプ)によって増幅され、ミキサーによってダウンコンバートされ、さらに IF アンプによって増幅されます。これらの各部品は目的の動作をしますが、相互変調やスプリアスなどの不要波も発生します。

不要波を取り除くためには経路内にフィルタを追加します。しかしさらに多くの問題が発生します。これは阻止帯域信号が逆方向に反射され、この反射波が目的の信号と再混合して相互変調を発生させシステム性能に悪影響を与えるという問題です。

Mini-Circuits はシステム設計者の側から見たこの問題の重要性を認識し集中定数型の、定インピーダンスバンドパスフィルタシリーズおよび無反射フィルタ、[9] を発表しました。これらは特許を取得しています。[10,11,12]。



Plug-In PIF-21.4
(20mmx10mmx10mm)



Equivalent Circuit



Insertion Loss vs. Frequency



Return Loss vs. Frequency

図 12: 定インピーダンスバンドパスフィルタ。

IPD 技術により、小型、低コスト、高性能を兼ね備えた無反射フィルタが商品化されました。たとえば、Mini-Circuits の [XBF-24+](#) には、4 x 4 x 1mm のプラスチックパッケージに約 56 個の集中定数素子が詰められています。

図 13 に、このモデルのパッケージ、等価回路、および性能を例示します。PIF シリーズのプラグイン型フィルタと比較し、体積が 125 分の 1 になっています。周波数が違うとは言え IPD の小型化の強みを示しています。

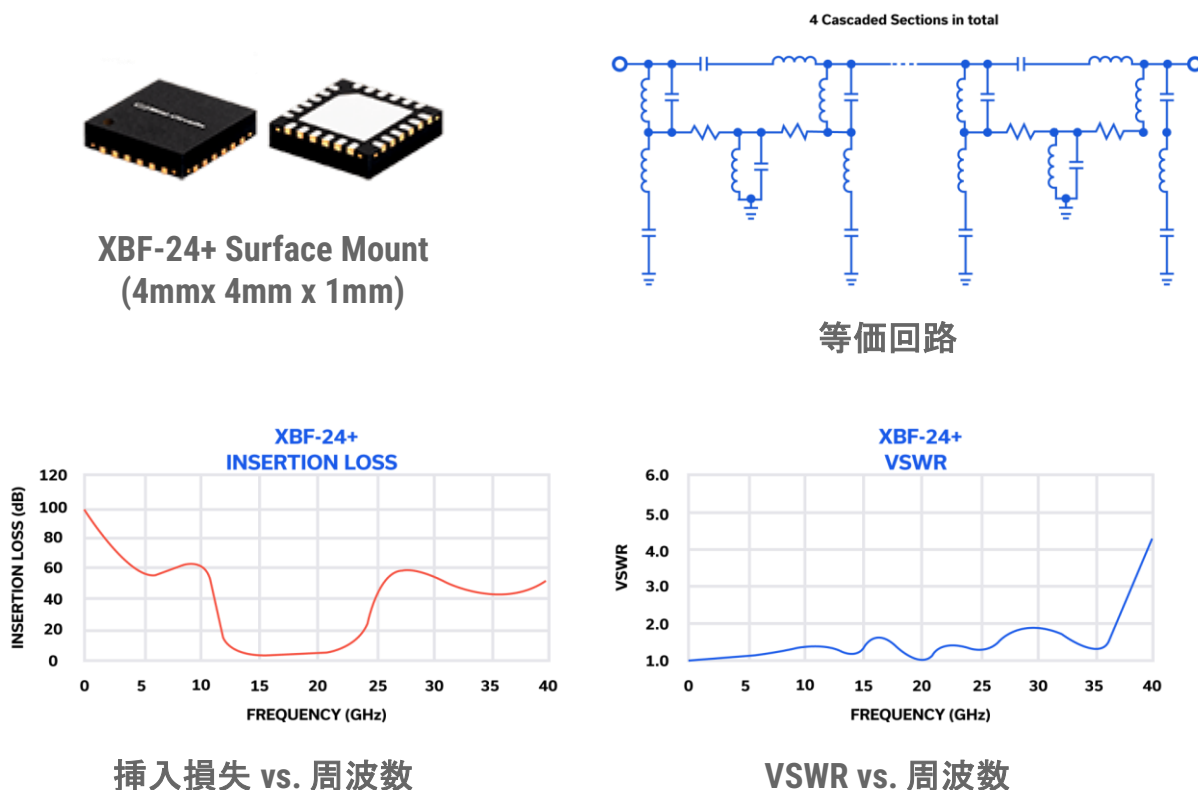


図 13: 無反射バンドパスフィルタ XBF-24+.

信頼性

性能やサイズ、コストの削減は、部品に信頼性がなければ何の意味もありません。ミニサーキットは、指定された動作環境内での部品の信頼性を確保するため、設計と製造プロセスに細心の注意を払っています。信頼性を確保するために、チームがとったいくつかの対策を示します。

すべてのパッシブ素子は、最大定格と部品定格に関するファウンドリ規定を満たすように設計する必要があります。コンポーネント定格はモデルデータシートにまとめられています。例として KAT-30+固定アッテネータの最大定格を以下に示します。

最大定格²

パラメータ	定格
動作温度	-40°C ~ 85°C
保存温度	-65°C ~ 150°C
RF 入力電力	1W ³

2. この数値を超えると、素子が破壊に至る可能性があります。

3. 入力電力は 85°C で 0.6W に低減します。

表 2: データシートからの最大定格 MMIC アッテネータ KAT-30+.

この例では、RF 入力電力はケース温度と関連しています。この最大定格以下で動作させることにより、熱による故障のリスクを回避することができます。Mini-Circuits は、以下のような厳格なテストを通じて、これらの数字を導き出しました。

1. 最大定格動作電力での熱画像により、半導体ダイとプラスチック封止材がメーカー指定の最高温度定格以下であることの確認。
2. 長期信頼性を示す高温動作寿命試験 (HTOL)。

Mini-Circuits の KAT-30+、30dB アッテネータは、DC から 43GHz まで動作させ、以下のようにテストしました。

熱画像

DC を入力した時のホットスポット温度を規定するために熱画像を取得しました。これらの画像は熱抵抗の決定に使用されました。画像取得に先立ち、プラスチックパッケージを化学的にエッチングしダイの上面を露出させます。エッチングされたサンプルは、適切な入出力端子のあるプリント基板に取り付けます。

図 14 に KAT-30+ の熱画像を示します。この画像は熱抵抗値 θ_{JC} を導き出すために使用します。

$$\theta_{JC} = (T_h - T_b) / P_d = 217.1^\circ\text{C/W}$$

ただし:

T_h = ダイ上のホットスポット温度

T_b = グランドリード/ケース温度

P_d = 試験中の電力損失

このデータと計算は、HTOL (高温動作寿命試験) 条件を設定するために使用されます。

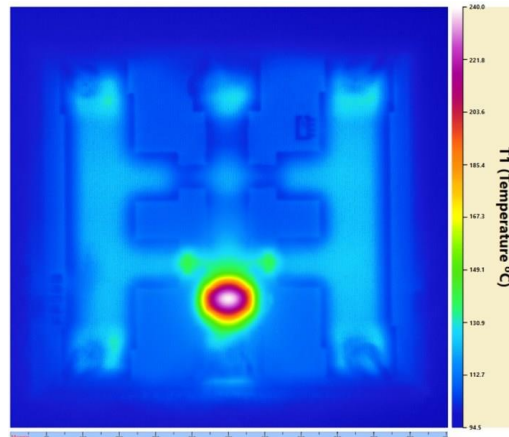


図 14: 固定アッテネータKAT-30+の熱画像

HTOL(高温動作寿命試験)

高温での KAT-30+の長期信頼性を検証するために、HTOL 試験を以下の条件で行いました。

- 入力電力: 0.575W (DC)
- T_G (グランドリード/ケース温度): 125°C
- T_j (ダイ上のホットスポット温度) = $\theta_{JC} \times Pd = 249.8^\circ\text{C}$

このモデルのサンプル 80 個を、これらの条件で 5000 時間の寿命試験を行い、故障はありませんでした。

なお、HTOL テスト中のアースリード温度は 125°C ですが、最大定格での動作温度は 85°C であることに注意してください(表 2 参照)。

これは理論上の最大温度より 40°C低い温度で余裕があるため、製品の平均故障時間 MTTF (Mean Time to Failure) が延長されます。 図 15 にホットスポット温度を変えた場合を示します。

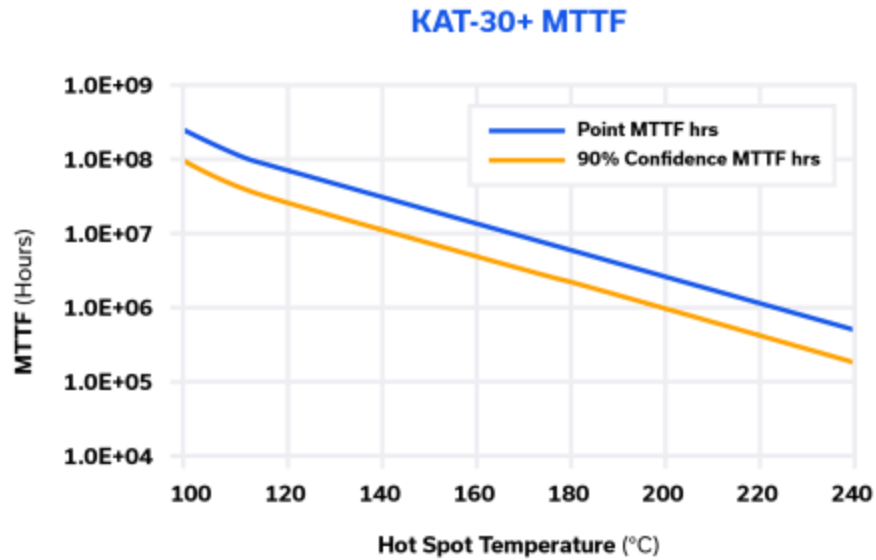


図 15: MTTF 対 KAT-30+ 温度 (E_a を 0.7 と仮定) (注: 1).

Conclusion

Mini-Circuits は、システム設計者が製品を構築するために、低コストで高性能な IPD 製品の膨大な種類を提供しています。

この記事では、IPD プロセスの基本、Mini-Circuits の IPD 製品の実例、Mini-Circuits の信頼性試験方法について解説しています。MMIC 技術に関する他の記事 [articles on MMIC technologies](#) もぜひご確認ください。また、当社の [ウェブサイト](#) で紹介する、数百もの MMIC モデルもご確認ください。

References

1. [A Primer on RF Semiconductors \(MMICs\) – Mini-Circuits Blog \(minicircuits.com\)](#)
2. A. Rosen et al., “Silicon as a millimeter-wave monolithically integrated substrate-A new look,” RCA Rev. vol. 42, pp. 633-660, Dec. 1981.
3. Inder Bahl, “Lumped Elements for RF and Microwave Circuits”, Artech House, 2003
4. D.A. Daly et. Al, “Lumped Elements in Microwave Integrated Circuits”, IEEE Transactions on MTT, PP713-721, VOL. MTT-15, NO. 12, DECEMBER 1967
5. Less Besser, Rowan Gilmore, “Practical RF Circuit Design for Modern Wireless Systems, Vol 1, Passive Circuits and Systems”, Artech House, 2003

6. [Fixed Attenuators Help Minimize Impedance Mismatches – Mini-Circuits Blog \(minicircuits.com\)](#)
7. Josef Buechler et.al., “Silicon High-Resistivity-Substrate Millimeter-Wave Technology”, IEEE Transactions on Electron Devices, VOL. ED-33, NO. 12, PP 2047-2052, December 1986
8. [Semiconductor Die Ordering and Packaging Information – Mini-Circuits Blog \(minicircuits.com\)](#)
9. [Constant-Impedance IF Band-pass Filters Improve Circuits Performance – Mini-Circuits Blog \(minicircuits.com\)](#)
10. [Reflectionless Filter Basics: A Brief History of the Genesis of Reflectionless Filters – Mini-Circuits Blog \(minicircuits.com\)](#)
11. [Stabilizing Multiplier Chain Conversion Efficiency with Reflectionless Filters – Mini-Circuits Blog \(minicircuits.com\)](#)
12. [Pairing Mixers with Reflectionless Filters to Improve System Performance – Mini-Circuits Blog \(minicircuits.com\)](#)

注:

1. MTTF/FIT の計算だけでは、モデルの寿命を予測することは適切ではなく、放熱、特定の動作電流と電圧、使用期間、実際のストレスと信号レベル、その他の環境条件などや、他の要因も考慮する必要があります。したがって、示した MTTF/FIT の数値は、明示または黙示を問わず、将来の性能やモデルの寿命などに関して保証するものではありません。